Best Practices bei der FPGA-Entwicklung:

Ineinander greifende Fertigungsabläufe

Welche Herausforderungen stellen sich, wenn ein komplexes FPGA-Design an externe Partner outgesourct wird? Ein Praxisbeispiel schildert Lösungswege bei Firmware, Hardware-Entwicklung, Prototypen und Elektronikfertigung.

Neue Produkte erfordern eine immer kürzere Time to Market. Dabei werden Entwicklungen, wie beim Design von Field Programmable Gate Arrays (FPGAs), zunehmend komplexer. Schließlich sollen Entwicklungen auch bei geringen Stückzahlen noch wirtschaftlich sein. Spätestens bei der Übergabe der Platinen in die Fertigung kommt es dann häufig zu Problemen. Das Leiterplatten-Layout lässt sich nicht fehlerfrei oder prozesssicher fertigen, Korrekturen sind aufwendig und unnötige Prototypenrunden kosten wertvolle Zeit.

In dem folgenden Praxisbeispiel musste ein Kommunikationsprodukt mit einem anspruchsvollen FPGA-Design realisiert werden. An dem Projekt waren zudem mehrere Partner beteiligt; zum einen die Elektronikentwickler von af inventions sowie die Prototypenfertiger von Ramlow electronic und zum anderen die Elektronikfertiger von Ihlemann. Sie hatten klare Schnittstellen definiert und konnten durch die örtliche Nähe auch kurze Abstimmungswege nutzen.

(Bild: Ihlemann)

Entwicklung eines komplexen FPGA-Designs

Ziel war die Entwicklung eines anspruchsvollen Kommunikationssystems mit vielen Knoten. Außerdem sollte kein Standard-Controller zum Einsatz kommen, sondern ein Chip mit einem kundenspezifischen Kommunikationsprotokoll. Die Beweggründe dafür schildert Magnus Asplund (**Bild 1**), Geschäftsführer bei af inventions aus Braunschweig: „Mit einem individuellen FPGA-Design lässt sich ein Controller mit sehr spezifischen Leistungsmerkmalen realisieren. Im konkreten Fall geht es vor allem darum, bei der Übertragungsbandbreite auch die letzten Reserven der Übertragungshardware zu mobilisieren".

In das erwähnte Projekt wurde die Firma af inventions unter anderem deswegen eingebunden, weil sich das Unternehmen schwerpunktmäßig mit der Entwicklung von FPGA-IP-Cores und eingebetteten Systemen (Embedded Systems) befasst. „Die FPGA-Entwicklung, das Hardware-Design oder die Programmierung mit der Hardware-Beschreibungssprache VHDL sind immer noch anspruchsvolle Entwicklernischen. Der Anwendungsbereich von FPGAs hat durch Themen wie Internet

Bild 1. „Mit einem individuellen FPGA-Design lässt sich ein Controller mit sehr spezifischen Leistungsmerkmalen realisieren", erläutert Magnus Asplund, Geschäftsführer bei af inventions aus Braunschweig. (Bild: af inventions)

Bild 2. Die Entwickler mussten die komplexe Signalverarbeitung mathematisch-technisch in einen fehlerfreien FPGA-Code umzusetzen. (Bild: af inventions)

of Things (IoT) oder smarten autonomen Systemen allerdings erheblich an Bedeutung gewonnen. Wir unterstützen Kunden aus der Prozessindustrie aber auch bei Themen wie Explosionsschutz nach DIN EN 60079-0, wo es um sehr spezielle Anforderungen in deutschen und internationalen Normen geht", so der Geschäftsführer.

Er verweist außerdem auf einen Trend bei der FPGA-Entwicklung: Dadurch, dass Prozessoren bereits in die FPGAs integriert werden, kann die direkte Anbindung des Prozessors für eine sehr schnelle Datenverarbeitung und für schnelle Anwendungen genutzt werden. Der Auftraggeber wollte zudem den Vorteil nutzen, dass FPGAs in der Beschaffung relativ günstig sind. So sollten sehr leistungsfähige und dennoch günstige Kommunikationsknoten entwickelt werden.

FPGA-Firmware unterstützt Langlebigkeit des Produkts

Der Projekteinstieg gelang mit einer ersten Machbarkeitsstudie. In dem besagten Proof of Concept konnte zum einen die technologische Umsetzung nachgewiesen und zum anderem mit Hilfe einer ersten Komponenten-Stückliste wertvolle Kostenabschätzungen vorgelegt werden.

Bei der Umsetzung wurde schnell klar, dass mehrere herausfordernde Aufgaben zu lösen waren: So sollten die Knoten bei Funkstörungen in der Lage sein, das Modulationsverfahren im laufenden Betrieb komplett zu ändern. Die am Markt vorhandenen Chips jedoch konnten diese Anforderung nicht erfüllen, und so musste ein eigenes Protokoll entwickelt werden.

Die Entwickler verfügten zwar über die notwendigen Kenntnisse der Modulations- und Übertragungstechnik. Hier ging es allerdings darum, die komplexe Signalverarbeitung mathematisch-technisch in einen fehlerfreien FPGA-Code umzusetzen (**Bild 2**). Außerdem stellte sich die Frage, ob bei der FPGA-Firmware auch fertige herstellerspezifische Blöcke genutzt werden sollten. Das würde zwar Entwicklungsaufwand sparen, allerdings einen späteren Umstieg auf einen anderen Hardware-Baustein ausschließen. „Wir haben deshalb einen portierbaren Code entwickelt. Das ermöglicht später ein leichteres Redesign und sichert die Langlebigkeit des Produkts", fasst Magnus Asplund seine Überlegungen bei der Firmware-Entwicklung zusammen. Bei der Hardware-Entwicklung mussten zudem noch anspruchsvolle EMV-Anforderungen und raue Umweltbedingungen berücksichtigt werden.

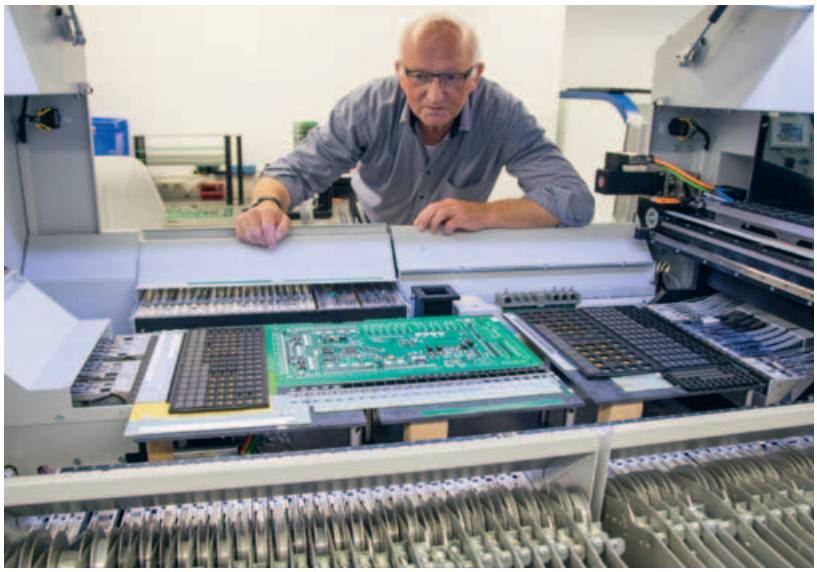

Bild 3. „Wir fertigen vor allem technologisch herausfordernde, oft beidseitig bestückte Baugruppen mit beispielsweise 1500 Bauteilen", gibt Geschäftsführer Klaus-Ulrich Ramlow einen Einblick in das Unternehmen Ramlow electronic. (Bild: Ramlow Electronic)

.

Problematische Bauteilbeschaffung bei Prototypen

Im nächsten Schritt ging es darum, die Prototypen der künftigen Hardware zu fertigen. Damit beauftragt wurde das Unternehmen Ramlow electronic, das sich auf Prototypen und die Baugruppenfertigung von Kleinserien bis 100 Stück spezialisiert hat. Die Zusammenarbeit mit den Entwicklern von af inventions bezeichnen die Verantwortlichen als Routine. „Wir haben 1985 mit zunächst einfachen kleinen Platinen begonnen. Heute fertigen wir vor allem technologisch herausfordernde, oft beidseitig bestückte Baugruppen mit beispielsweise 1500 Bauteilen. Dafür setzen wir Bestückautomaten, Lötanlagen und die AOI-Prüftechnik ein“, gibt Geschäftsführer Klaus-Ulrich Ramlow (**Bild 3**) einen kurzen Einblick in das Unternehmen.

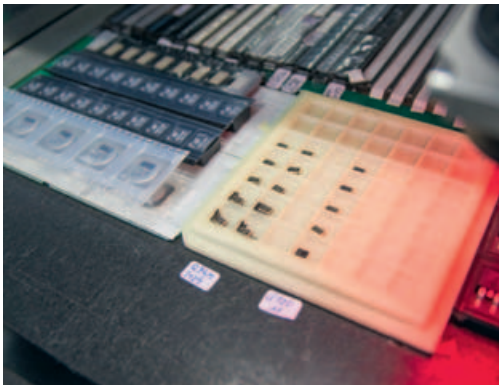

Bild 4. Die Mitarbeiter bei Ramlow waren sehr kreativ und sorgten mit eigenen Konstruktionen für die maschinelle Verarbeitung auch von Einzelbauteilen. (Bild: Ramlow Electronic)

Der Prototypenfertiger setzte zunächst die Konstruktionsdaten der FPGA-Entwickler in eine Stückliste um, prüfte die Verfügbarkeit und ermittelte die Preise der Bauteile. Bei der Beschaffung der Bauteile gelten oft Lieferzeiten von acht bis 20 Wochen. „Wir benötigen die Teile aber sofort. Manchmal haben wir bis zur Auslieferung nur eine Woche Zeit. Unser täglicher Job besteht deshalb darin, alle erforderlichen Komponenten sehr kurzfristig zu beschaffen“, benennt der Geschäftsführer eine typische Anforderung bei Prototypen. Dabei geht es immer um sehr kleine Stückzahlen oder Teilmengen aus größeren Einheiten.

Die Prototypenfertiger erstellten aus den CAD-Daten der FPGA-Baugruppe ein Programm für den Bestückungsautomaten sowie die Vorlage für eine Reflow-Druckschablone für den Lotpastendruck. Dabei musste auch eine ausreichend feine Lötpaste ausgewählt werden.

Kreative Bauteilzuführung für Bestückautomaten

Die nächste Herausforderung bestand darin, die gelieferten Bauteile maschinell zu verarbeiten. Der Bestückautomat erwartete eine maschinengerechte Standardverpackung aus Blistergurten, Trays für größere ICs oder Kunststoff-Stangen bei größeren Bauelementen. Solche Verpackungen waren bei den kleinen Bauteilmengen aber nicht verfügbar. Hier waren die Mitarbeiter bei Ramlow sehr kreativ und sorgten mit eigenen Konstruktionen für die maschinelle Verarbeitung auch von Einzelbauteilen (**Bild 4**).

Die bestückte Leiterkarte wurde dann mit einer Dampfphasenlötanlage gelötet. Diese Löttechnologie benötigt zwar mehr Zeit als andere Verfahren, zeigte aber bei der FPGA-Baugruppe seine Stärken. Die Lötanlage ermittelte selbstständig das richtige Lötprofil mit einer passenden Löttemperatur. Außerdem bildete das Dampfmedium eine Schutzgasatmosphäre und verhinderte so eine Oxidation der Lötstellen. Schließlich wurde aus den CAD-Daten der Bestückungsmaschine das Programm für die automatische optische Inspektion (AOI) erstellt.

„In dem zeitlich sehr eng getakteten Prozess hatten wir den Vorteil, uns sehr schnell abstimmen zu können. So ist einer unserer Mitarbeiter mit dem gerade gefertigten Prototypen direkt zum Entwickler gefahren und konnte die Änderungshinweise sofort wieder mitnehmen“, beschreibt Klaus-Ulrich Ramlow beispielhaft den Vorteil der örtlichen Nähe. Dies bestätigt auch der Geschäftsführer von af inventions: „Durch die gute Abstimmung und einen intensiven internen Reviewprozess kommen wir in der Regel mit ein oder zwei Prototypenrunden aus.“

Anforderungen der Serienfertigung an das FPGA-Design

Beim EMS-Dienstleister Ihlemann schließlich werden alle elektronischen Baugruppen auf High-End-SMD-Bestückungsanlagen gefertigt. Dies gilt auch für kleinere Losgrößen, da die Zeit für das Umrüsten auf ein neues Produkt auf wenige Minuten reduziert werden konnte. „Die FPGA-Baugruppen für das Kommunikationssystem konnten bereits ab der Nullserie fehlerfrei gefertigt werden, weil die Produktentwickler die einschlägigen Designrichtlinien konsequent eingehalten haben“, berichtet Andreas Fiedler, Senior Key Account Manager bei der Ihlemann.

Die Designrichtlinien stellen sicher, dass die Anforderungen wie Design for Manufacturing (DfM), Design for Testability (DfT) und Design for Cost (DfC) eingehalten werden. Bei den Richtlinien geht es um nationale und internationale Standards wie die Norm IPC-A-610 „Acceptability of Electronic Assemblies“. Zusätzlich gilt es, die Hinweise der Bauteilhersteller sowie spezifische

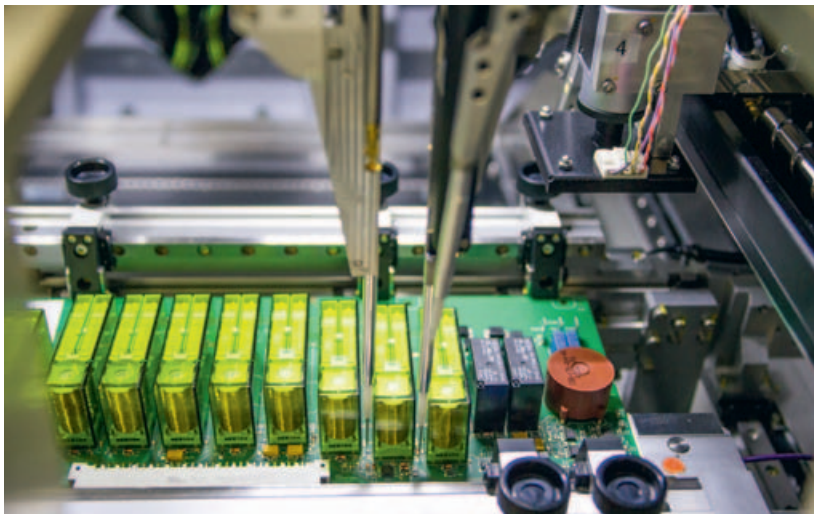

Bild 5. Mit verschiedenen Testverfahren, wie dem Flying Probe Test (FPT), deckt Ihlemann unabhängig von der Losgröße auch elektrische Funktionstests ab. (Bild: Ihlemann)

Voraben der jeweiligen Fertigungsmaschinen einzuhalten. Die Designrichtlinien von Ihlemann geben weitere maschinenspezifische Vorgaben beispielsweise zu den Bauteilabständen, zu Passermarken, zu Abständen für das maschinelle Löten, zur Nutzengestaltung, zu Testverfahren oder für die maschinelle Schutzlackierung.

Laut Ihlemann sind die fünf häufigsten Konflikte mit den Designrichtlinien:

- Wird beispielsweise der äußere Rand auf der Leiterplatte vom Entwickler zu klein dimensioniert, kann sie in der Fertigungslinie nicht mehr richtig transportiert werden, bzw. es muss ein zusätzlicher Nutzenrand angebracht werden.
- Wenn bei der Entwicklung keine Passermarken vorgesehen werden, funktioniert bei der automatisierten Bestückung die genaue Lageverifizierung der Leiterplatten nicht mehr und eine exakte Bestückung ist nicht mehr möglich.
- Werden die Abstände zwischen THT-Pins und rückseitigen SMD-Bauteilen zu klein, ist eine automatische und prozesssichere Selektiv-Lötung nicht mehr machbar.
- Die zu dichte Platzierung von zwei SMD-Pads ist ebenfalls ein häufiger Fehler. Dann reicht der Platz für den Lötstopplack nicht aus und die zwei Pads vereinigen sich beim Löten. In der Folge können die Bauteile aufschwimmen und nicht in der vorgesehenen Position fixiert werden.
- Eine Durchkontaktierung im SMD-Pad ist ein anderes typisches Problem. Beim Löten fließt das warme Zinn durch das Loch ab und das Bauteil wird nicht IPC-gerecht verlötet. Auf der anderen Pad-Seite kann durch das Zinn zudem ein weiterer Schaden verursacht werden. Bei komplexen Boards mit beispielsweise 1.000 Teilen können solche Fehler vor dem Fertigungsprozess nur sehr schwer entdeckt werden.

Softwaregestützte Design-Evaluierung

Um solche Fertigungsprobleme bereits vor der Bestückung zu erkennen, bietet Ihlemann eine softwaregestützte Design-Evaluierung des CAD-Layouts an. Dabei wird die Bestückung digital simuliert und die Designrichtlinien automatisiert angewandt. So kann Ihlemann vor dem Beginn der Fertigung zuverlässig prüfen, ob die Bauteile auf die Leiterplatte passen, ob die Pad-Auswahl stimmt oder ob die Vorgaben der Bauteilhersteller eingehalten wurden. Ihlemann bietet diesen Prozess auch als Dienstleistung an.

Als wichtige Voraussetzung für eine reibungslose Elektronikfertigung und rechtzeitige Auslieferung der fertigen Produkte nennt Ihlemann auch die frühzeitige Abstimmung der Testsystementwicklung. Dabei werden zwischen Entwickler und Fertiger die Testanforderungen, die Testtiefe, der Testumfang und die Testverfahren festgelegt. Mit verschiedenen Testverfahren, wie dem In-Circuit-Test (ICT) und dem Flying-Probe-Testverfahren (FPT, **Bild 5**) deckt Ihlemann unabhängig von der Losgröße auch elektrische Funktionstests ab.

„Die Fertigung der FPGA-Baugruppen für das Kommunikationssystem konnte schneller umgesetzt werden als bei vielen anderen Projekten. Die Elektronikentwickler von af inventions, die Prototypenfertiger von Ramlow electronic und die Serienfertigung von Ihlemann sind gut aufeinander abgestimmt. Die örtliche Nähe hatte auch den Vorteil, dass der Auftraggeber nur einen Termin brauchte, um sich mit allen Partnern abzustimmen“, fasst Andreas Fiedler von Ihlemann die Erfahrungen zusammen. *go*