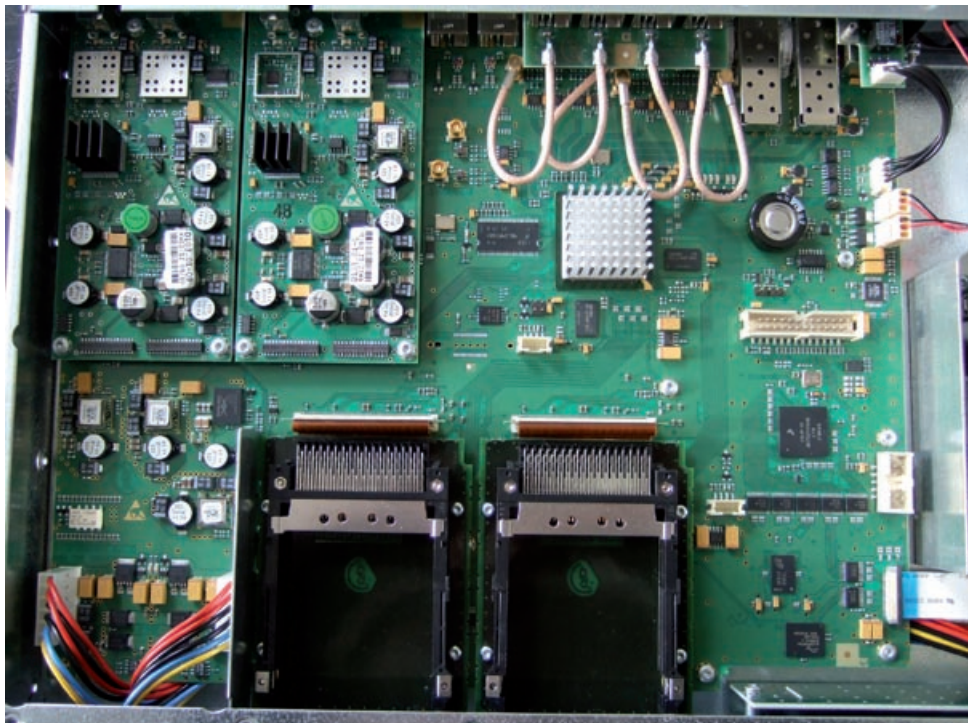


Design-Evaluierung vom EMS

»Wir finden bis zu 95 Prozent der typischen Designfehler«

Kleinere Bauteile und höhere Packungsdichten auf der Leiterplatte: Damit häufen sich auch die Probleme beim PCB-Layout und bei der Fertigung. Welchen Nutzen es hat, das Design frühzeitig über eine softwaregestützte Bestückungssimulation auf typische Fehler im PCB-Design zu überprüfen, haben on HilKOM Digital und der EMS-Dienstleister Ihlemann in einem gemeinsamen Projekt gezeigt.

»Die Design-Evaluierung ist ein sehr hilfreicher Zwischenschritt von der Entwicklung zur Fertigung. Der damit verbundene Aufwand ist relativ gering, und der Nutzen zahlt sich in höherer Qualität und Zeit- und Kostenersparnis aus«, erklärt Ulrich Münzberger, Fertigungsleiter bei HilKOM. Aus seiner Sicht ist es wichtig, das Design möglichst frühzeitig, also noch während der Entwicklung zu evaluieren. Die Ihlemann AG bietet eine solche Design-Evaluierung als Dienstleistung an. So haben die Experten von Ihlemann auch das Leiterplatten-Design für die neuen QFN-Baugruppen von HilKOM getestet, bevor die ersten Leiterplatten bestückt wurden. HilKOM Digital entwickelt als Spezialist für Broad-



Nicht einfach zu designen: Das Layout der QFN-Baugruppen hat es in sich.

band- und Broadcastanwendungen u.a. moderne Kopfstellen für Kabelnetze. Hier gilt es, die immer leistungsfähigere Elektronik auf

möglichst geringem Raum unterzubringen. Deshalb haben die Entwickler von HilKOM die platzsparenden QFN-Baugruppen auch bei



Die Ihlemann AG erkennt mithilfe einer softwaregestützten Design-Evaluierung etwa 95 Prozent der typischen Fehler im PCB-Design. Diese Evaluierung bietet der EMS-Anbieter auch als Dienstleistung an.

den Kopfstellen eingeführt. Durch die untypische Pad-Geometrie zeigten sich im Layout des Boards etliche Herausforderungen. »Die QFN-Baugruppen waren für uns zunächst Neuland. Wir haben uns deshalb eng an den Layout-Richtlinien der Hersteller orientiert. Trotz gleicher Baugruppen waren diese allerdings unterschiedlich. Bei der Fertigung der Baugruppen hatten wir dann auch einige Probleme«, berichtet Christoph Lehne, PCB-Designer bei HilKOM Digital.

Nach den Erfahrungen der Entwickler reichten die verfügbaren Standards nicht aus, um eine fehlerfreie Fertigung zu gewährleisten. An einigen Stellen wurde zu viel Paste aufgetragen, an anderen zu wenig. Das führte zu Fehlern mit ärgerlichen Verzögerungen und zusätzlichen Kosten. Denn werden in der Entwicklung oder dem Design nicht alle Design- und Fertigungsregeln genau eingehalten, kommt es in der Produktion zu Problemen. Warum lassen sich diese Probleme nicht schon in der 0-Serie erkennen und beseitigen? Weil Prototypen meistens nicht unter Serienbedingungen gefertigt werden, treten viele dieser Fehler hier noch nicht auf oder der Fertiger arbeitet mit dem LötKolben per Hand nach. Nach der 0-Serie sind Korrekturen dann nicht

mehr möglich oder sehr zeit- und kostenaufwendig. Hier setzt die Design-Evaluierung an. Sie simuliert die Bestückung digital und wendet die Regelkataloge automatisiert an. Mithilfe der Kataloge kann Ihlemann vor dem Beginn der Fertigung zuverlässig prüfen, ob die Bauteile auf die Leiterplatte passen, ob die Pad-Auswahl stimmt oder ob der Designer die Vorgaben der Bauteilhersteller eingehalten hat.

Für die Evaluierung reichten die normalen Gerber-Daten allerdings nicht aus. Das Gerber-Format enthält nach den Erfahrungen von Ihlemann lediglich 15 Prozent der für die Fertigung notwendigen Informationen. Die CAD-Daten umfassen dagegen 80 Prozent und das relativ neue Austauschformat ODB++ nahezu 100 Prozent. ODB++ ist ein erweitertes Format für den Datenaustausch zwischen Entwicklung und Fertigung mit Informationen über Bauteilabmessungen, Lötflächen, Lageraufbau, Netzliste mit Prüfpunkten, Stücklisten, Fertigungsnutzen und Infos zum Stromlaufplan. Die Layout-Software bei HilKOM konnte über ein kostenloses Add-on für die Ausgabe des Formats ODB++ erweitert werden.

Innerhalb von zwei Wochen hatte HilKOM das Ergebnis von Ihlemann: Der Report um-

fasste ca. 20 Positionen für Layout-Verbesserungen, von denen die Hälfte besonders fertigungsrelevant oder erfolgskritisch waren«, so Lehne. Die Umsetzung des Reports in einem neuen Leiterplatten-Layout war dann sehr erfolgreich, denn unsere Boards konnten jetzt ohne Verzögerungen gefertigt werden«, so Münzberger. Dabei reicht es für einen Fertiger nicht aus, sich einfach nur die passende Software anzuschaffen.

Wie zuverlässig und vollständig eine solche Evaluierung ist, hängt zu einem großen Teil vom Know-how und von den Erfahrungen des Fertigers ab. Er muss nationale und internationale Standards einhalten, die Vorgaben der Bauteilhersteller, spezifische Vorgaben der jeweiligen Fertigungsmaschinen und vieles mehr. Bernd Richter, Vorstand von Ihlemann, beziffert die manuelle Fehlererkennungsrate von erfahrenen Fertigungsspezialisten auf 20 bis 30 Prozent: »Nachdem wir viele PCB-Design softwaregestützt evaluiert haben, finden wir durch unsere Regelkataloge inzwischen etwa 95 Prozent der typischen Designfehler. Die restlichen 5 Prozent betreffen sehr individuelle und kundenspezifische Entwicklungen«, fasst er zusammen. (zü) ■